- Observe que durante a exibição das telas 16, 17, 18, 19, 20, 21, 22 e 23, o sinal PGRD0 fica em nível baixo e PGRD1 fica em nível alto.
  PGRD0 = 0
  Banco nº 3 da RAM de Vídeo (16K)
  PGRD1 = 1

- Observe que durante a exibição das telas 24, 25, 26, 27, 28, 29, 30 e 31, os sinais PGRD0 e PGRD1 ficam em nível lógico alto.
  PGRD0 = 1
  Banco nº 4 da RAM de Vídeo (16K)
  PGRD1 = 1

- Tecle F para voltar para o Sistema Operacional.

5.1.3. MODO GRÁFICO 320 x 200 COLORIDO

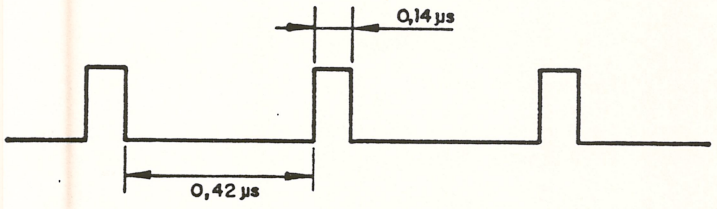
. Carregue o programa GRAF

. Este programa apresenta 4 gráficos no modo 320 x 200 colorido.

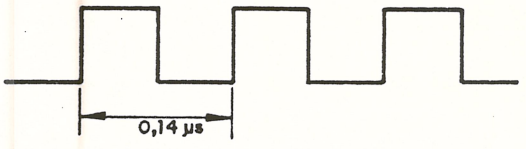
. Verificação do sinal GRAPH
Pino 5 do CI18
Deve estar em nível lógico alto (+5V)
GRAPH = 1 - modo gráfico

. Verificação do sinal HRES
Pino 2 do CI18
Deve estar em nível lógico baixo (0V)
HRES = 0 - média resolução
HRES = 1 - alta resolução

. Verificação do sinal ATLATCH
Pino 11 do CI32



. Verificação do sinal X1
Pino 11 do CI21



OBS.: O sinal X2 é invertido em relação a X1

. Verificação do Registrador de Seleção de Página

- Observe que durante a exibição da página 0, os sinais PGRD0 e PGRD1 (pinos 6 e 9 do CI6) ficam em nível lógico baixo.

Tecle 1 para chavear para a página 1.

- Observe que durante a exibição da página 1, o sinal PGRD0 fica em nível alto e PGRD1 fica em nível baixo.

Tecle 2 para chavear para a página 2.

- Observe que durante a exibição da página 2, o sinal PGRD0 fica em nível baixo e PGRD1 fica em nível alto.

Tecle 3 para chavear para a página 3.

- Observe que durante a exibição da página 3, o sinal PGRD0 e PGRD1 ficam em níveis lógicos altos.

Cada página ocupa 16000 bytes.
Tecle ESC para voltar para o Sistema Operacional.

5.2. CIRCUITO DE INTERFACE COM A IMPRESSORA

. Carregue o programa IMPR

5.2.1. VERIFICAÇÃO DO CLOCK DO CI54 (ESCRITA)

Observe com a Ponta Lógica, se o pino 11 do CI54 fica pulsando.

5.2.2. VERIFICAÇÃO DA HABILITAÇÃO DO CI55 (LEITURA)

Observe com a Ponta Lógica, se o pino 1 e 19 do CI55 fica pulsando.

5.2.3. VERIFICAÇÃO DO CLOCK DO CI48 (ESCRITA)

Tecle ENTER para exercitar os CI's 48 e 56.

Observe com a Ponta Lógica, se o pino 9 do CI48 fica pulsando.

5.2.4. VERIFICAÇÃO DA HABILITAÇÃO DO CI56

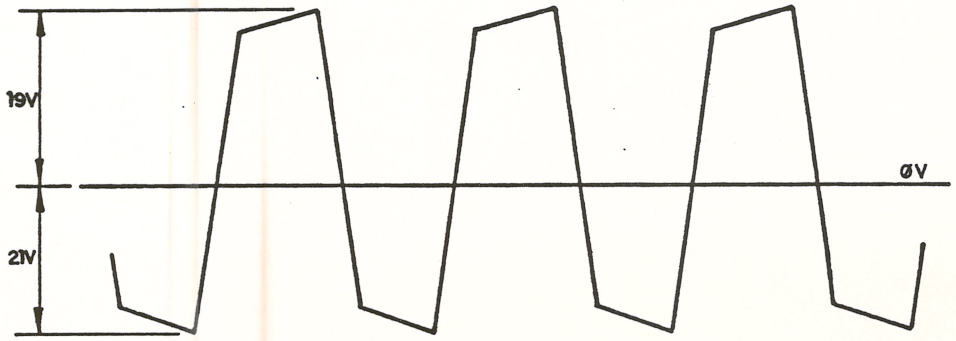
Observe com a Ponta Lógica, se o pino 19 do CI56 fica pulsando.

Tecle ENTER para voltar para o Sistema Operacional.

6. FONTE

Estas medidas foram realizadas com a Fonte em vazio (sem carga).

6.1. VERIFICAÇÃO DO TRAFO TF02

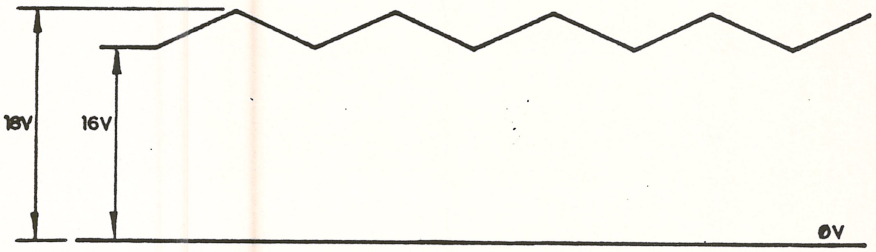


10V/div
5 ms/div

Anodo de D11 e D12

6.2. VERIFICAÇÃO DA ALIMENTAÇÃO DO 3524

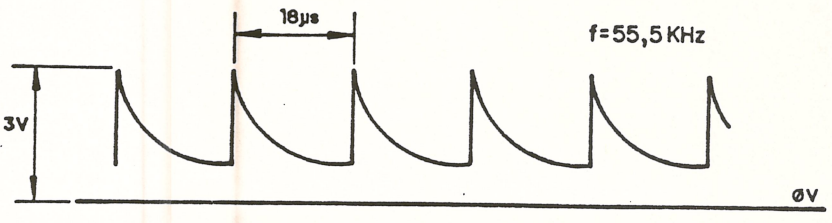
Catado de D11 ou D12



5V/div
5ms/div

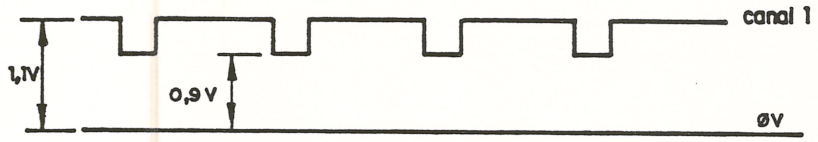
6.3. VERIFICAÇÃO DO 3524 (CI01)

6.3.1. VERIFICAÇÃO DO OSCILADOR INTERNO DO 3524 PINO 3 DO CI01 (OSC)



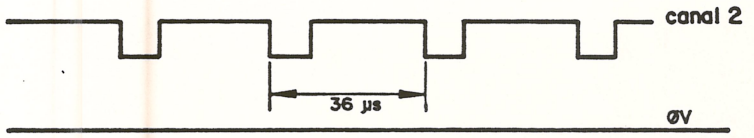
2V/div
10 ms/div

6.3.2. VERIFICAÇÃO DO CHAVEAMENTO DO 3524
PINO 12 DO CI01 (CA)



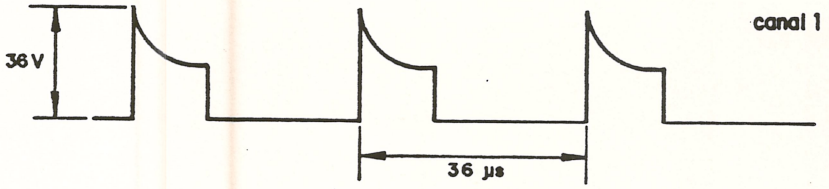
1V/div
10 µs/div

PINO 13 DO CI01 (CB)



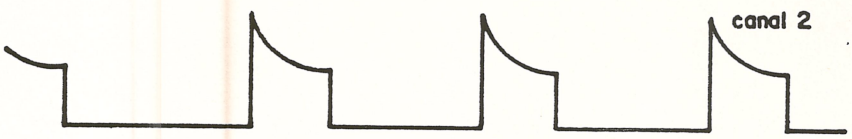
6.4. VERIFICAÇÃO DOS TRANSISTORES T03 E T04

Coletor de T03



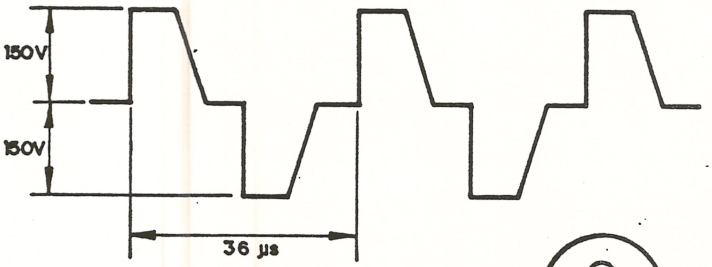
Coletor de T04

20V/div
10µs/div

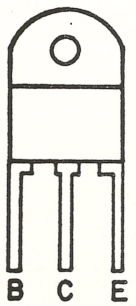


6.5. VERIFICAÇÃO DOS TRANSISTORES DE CHAVEAMENTO T01 E T02

Emissor de T01



100V/div
10 µs/div
Trigger Normal



6.6. VERIFICAÇÃO DA SAÍDA DE +5V

Meça em PT03 a tensão de +5V

6.7. VERIFICAÇÃO DA SAÍDA DE +12V

Meça em PT02 a tensão de +12V

6.8. VERIFICAÇÃO DA SAÍDA DE -12V

Meça em PT05 a tensão de -12V

6.9. VERIFICAÇÃO DA SAÍDA DE -5V

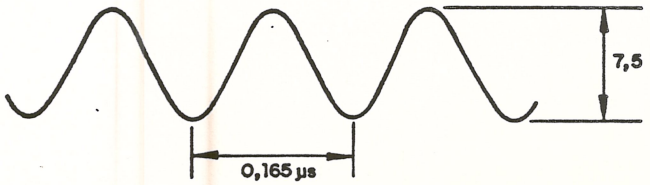
Meça em PT06 a tensão de -5V

7. TECLADO

. Retire a tampa superior do teclado.
OBS.: Ponto de terra na carcaça do cristal

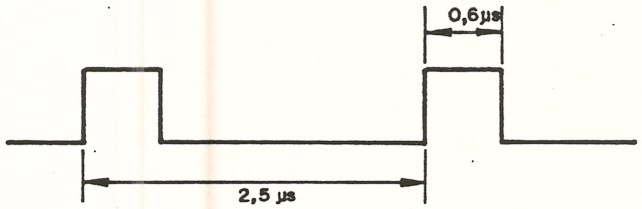
. Ligue o I7000 PCxt II

7.1. VERIFICAÇÃO DA FREQUÊNCIA DO CRISTAL (XT01)
PINO 2 DO CI3



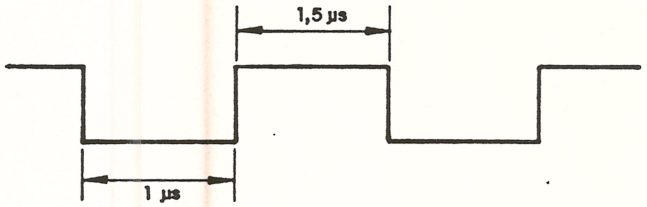
5V/div
0,5 µs/div

7.2. VERIFICAÇÃO DO PULSO DE ALE
PINO 11 DO CI3



5V/div
0,5 µs/div

7.3. VERIFICAÇÃO DO SINAL PSEN
PINO 9 DO CI3

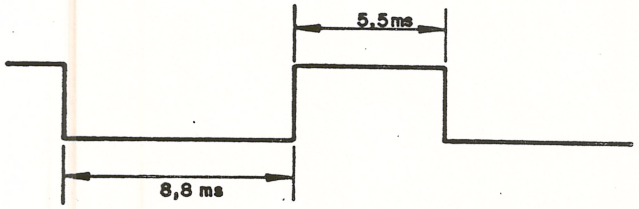


5V/div
0,5 µs/div

OBS.: Veja Figura 3.8 do Manual de Manutenção em Laboratório I7000 PCxt II - Vol. 2 (pág. 10)

7.4. VARREDURA DAS 13 LINHAS

7.4.1. VERIFICAÇÃO DA SAÍDA P17 PINO 34 DO CI3



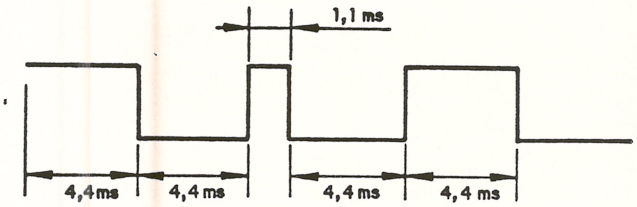
5V/div
2ms/div

OBS.: Veja Figura 3.10 do Manual de Manutenção em Laboratório I7000 PCxt II Vol. 2 (pág. 13)

7.4.2. VERIFICAÇÃO DA SAÍDA P16 PINO 33 DO CI3

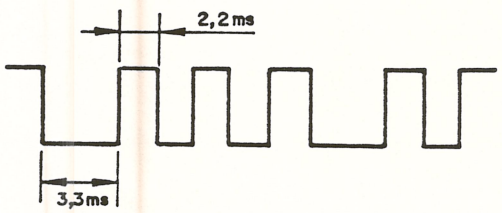
Este sinal é invertido em relação à P17, pois os CI's 4 e 5 são habilitados alternadamente.

7.4.3. VERIFICAÇÃO DA SAÍDA P15 PINO 32 DO CI3



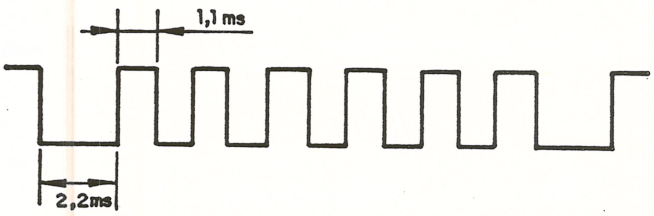
5V/ div
2 ms/div

7.4.4. VERIFICAÇÃO DA SAÍDA P14 PINO 31 DO CI3



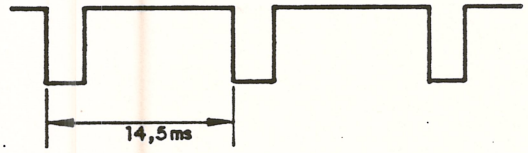
5V/div
5 ms/div

7.4.5. VERIFICAÇÃO DA SAÍDA P13
PINO 30 DO CI3



5V/div
2 ms/div

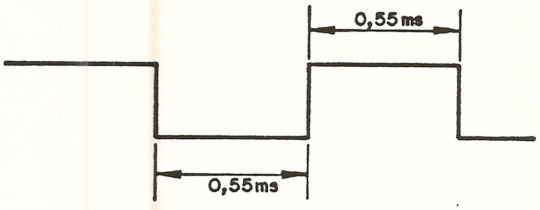
7.4.6. VERIFICAÇÃO DAS SAÍDAS DOS DECODERS (CI4 E 5)
PINOS 4, 5, 6, 7, 9, 10, 11 e 12 DO CI4 e PINOS 7, 9, 10, 11 e 12 DO CI3



5V/div
5 ms/div

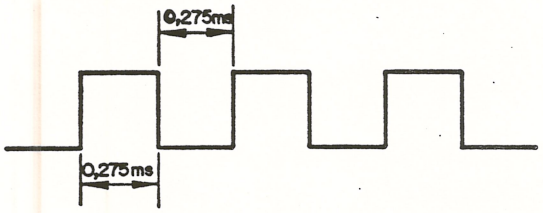
7.5. VARREDURA DAS 8 COLUNAS

7.5.1. VERIFICAÇÃO DA SAÍDA P12
PINO 29 DO CI3

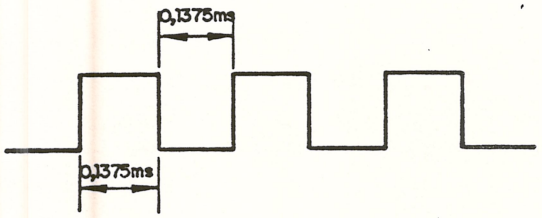


5V/div
0,2 ms/div

7.5.2. VERIFICAÇÃO DA SAÍDA P11
PINO 28 DO CI3



7.5.3. VERIFICAÇÃO DA SAÍDA P10
PINO 27 DO CI3



7.6. VERIFICAÇÃO DA ENTRADA T1
PINO 39 DO CI3

5V/div
10ms/div
Pressione a tecla ENTER e observe os pulsos de tecla pressionado

7.7. VERIFICAÇÃO DOS PULSOS DE DADOS
PINO 6 DO CI7

5V/div
20ms/div
Pressione a tecla ENTER e observe os pulsos de dados

7.8. VERIFICAÇÃO DOS PULSOS DE CLOCK
PINO 3 DO CI7

5V/div
20ms/div
Pressione a tecla ENTER e observe os pulsos de clock

7.9. VERIFICAÇÃO DO RESET POR HARDWARE

- Observe o emissor de T01. Deve estar em nível lógico alto.
- Pressione rapidamente as teclas ALT+CTRL+DEL e observe que a saída RST permanece em nível lógico alto mas o I7000 PCxt II é reinicializado (Reset por Software).
- Pressione as teclas ALT+CTRL+DEL (mais demorado) e observe que a saída RST pulsa para nível baixo (Reset por Hardware).

7.10. VERIFICAÇÃO DO LED (NUM LOCK)

Quando o pino 5 do CI8 estiver em nível lógico alto, o Led (num Lock) deve estar apagado.

Quando o pino 5 do CI8 estiver em nível lógico baixo, o Led (num Lock) deve estar aceso.

Posicione o osciliscópio na escala de 0,5 ms/div e pressione repetidamente a tecla NUM LOCK e observe no pino 3 do CI8 os pulsos de clock do flip-flop.

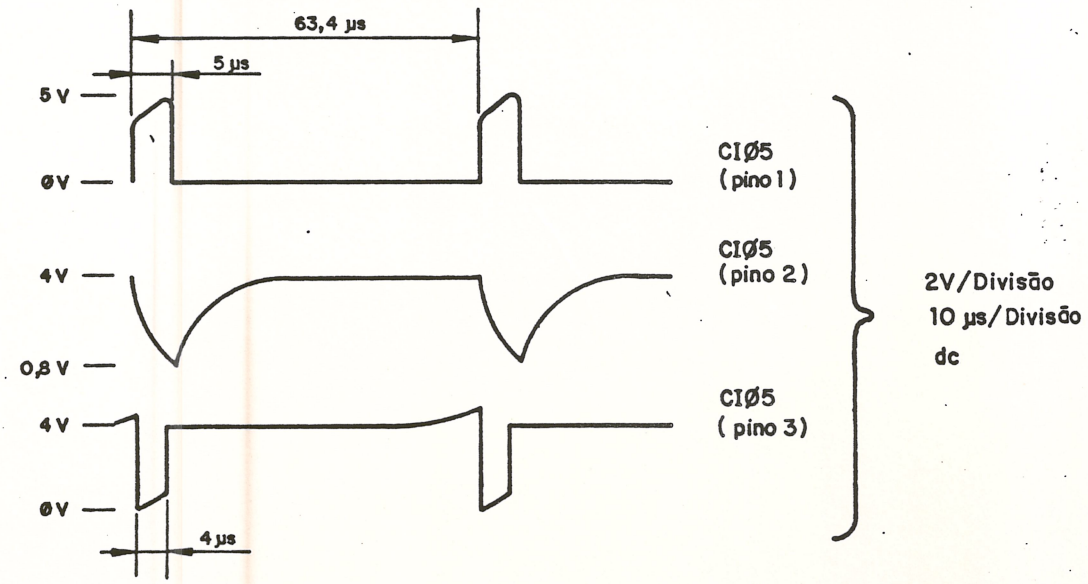
7.11. VERIFICAÇÃO DO LED (CAPS LOCK)

Repita o procedimento anterior para o Led de Caps Lock.

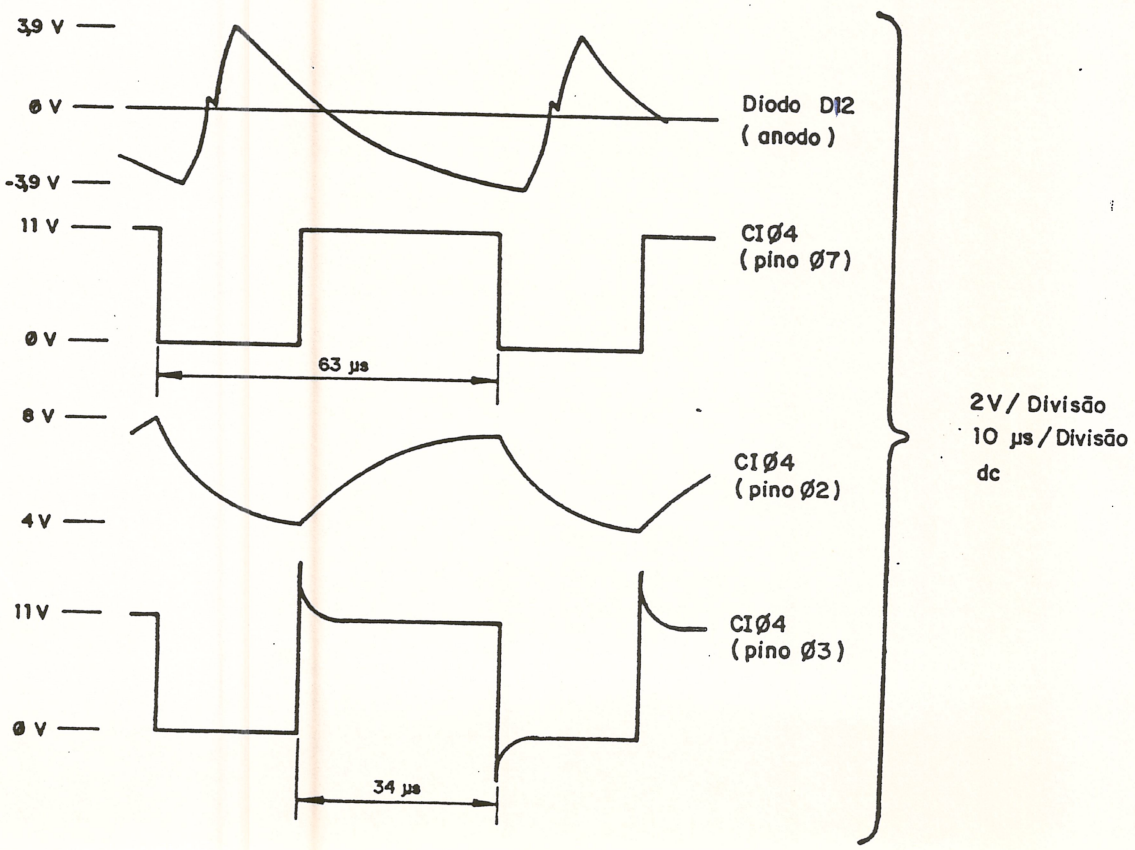
8. MONITOR DE VÍDEO DE ALTA DEFINIÇÃO

8.1. PLACA DE DEFLEXÃO

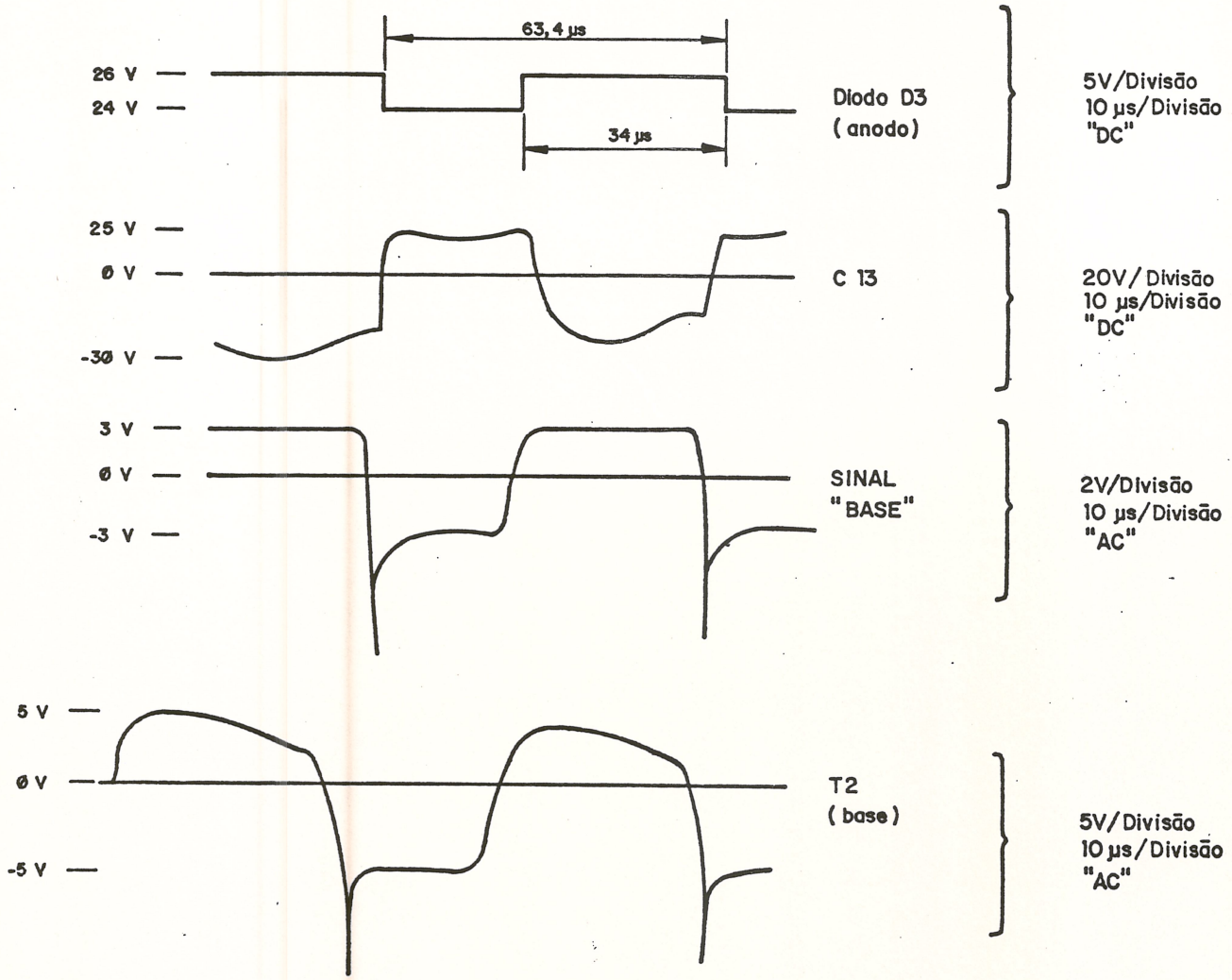
8.1.1. CONFIGURADOR DE PULSOS DE SINCRONISMO HORIZONTAL



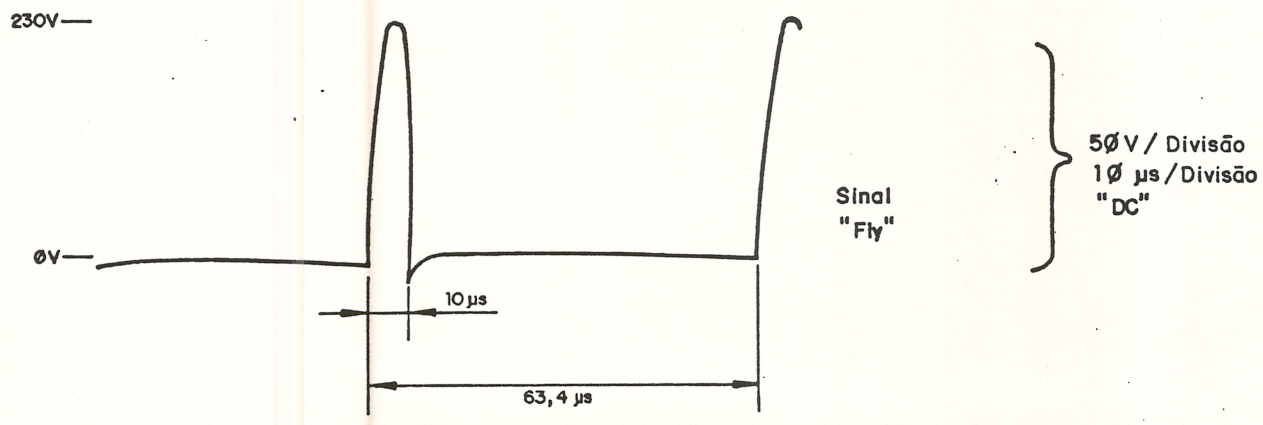
8.1.2. COMPARADOR DE FASE DO SINCRONISMO HORIZONTAL



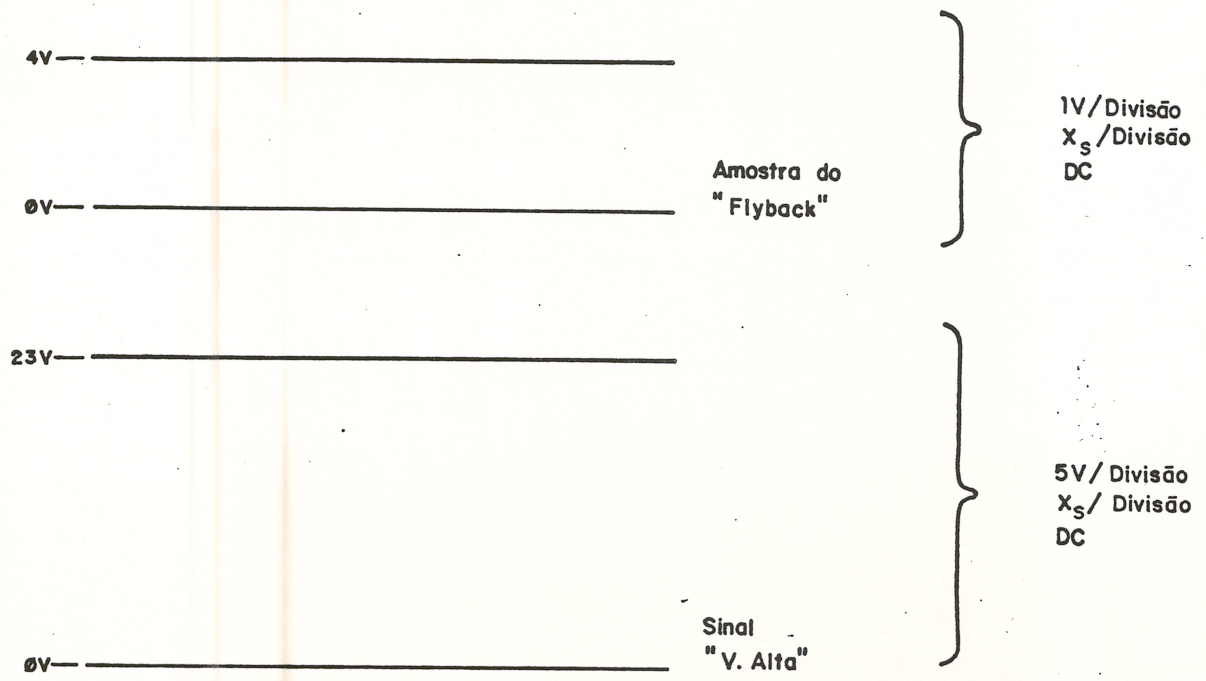
8.1.3. DRIVER DE BASE DO TRANSISTOR DE DEFLEXÃO



8.1.4. SAÍDA HORIZONTAL

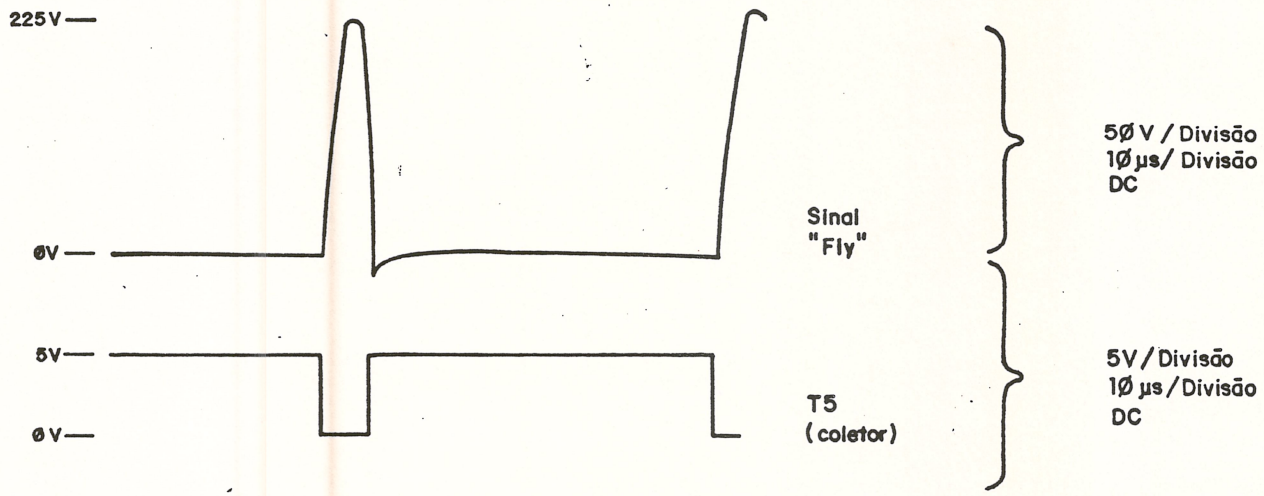


8.1.5. REGULADOR DE ALTA TENSÃO

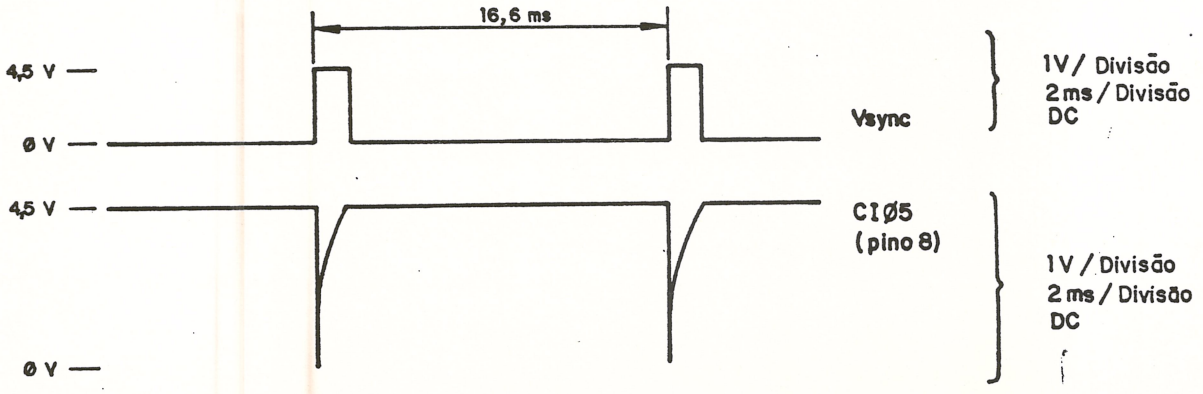


OBS.: Gire P06 para variar a alta tensão e observe os sinais.

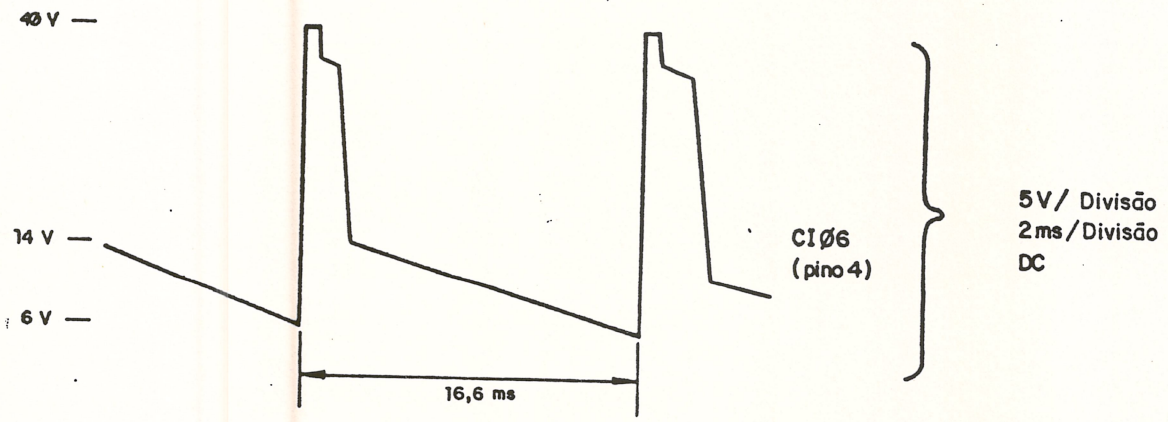
8.1.6. CIRCUITO DE RETRAÇO



8.1.7. CIRCUITO VERTICAL

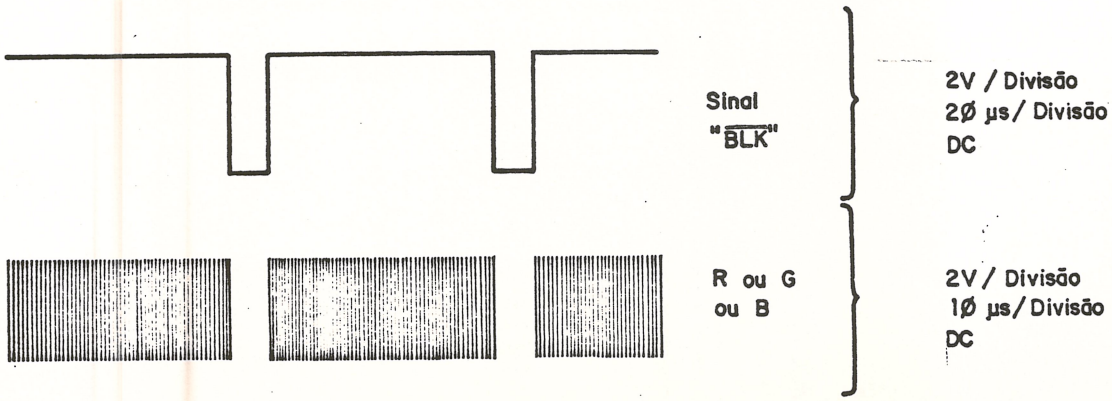


8.1.8. SAÍDA DO CIRCUITO VERTICAL



8.2. AMPLIFICADOR DIGITAL DE VÍDEO

8.2.1. RECEPTOR DOS SINAIS R, G e B



OBS.: Carregar o programa "GRAF".

8.2.2. CIRCUITO DE CONTROLE DE BRILHO

- Ponta 1 no capacitor C11 — 5V/divisão
- Ponta 2 no capacitor C8 — Xs/divisão

OBS.: Variar o potenciômetro de brilho e observar os sinais no osciloscópio.

8.3. POTENCIÔMETROS DE AJUSTE E PONTOS DE TESTE

8.3.1. TRIMPOT'S DE AJUSTE NA PLACA DE DEFLEXÃO:

a. PO1: ajuste de saída do LM317.

Com este ajuste torna-se possível variar a largura da tela. Deve-se variar o trimpot até obter-se 30V, aproximadamente, no catodo de D12;

b. PO2: ajuste da frequência livre do comparador de fase.

Com este controle podemos ajustar a fase e a frequência horizontais. O ajuste é controlado visualmente;

c. PO3: ajuste de foco.

Com este controle pode-se ajustar o foco do vídeo. Este ajuste é controlado visualmente, podendo-se observar a tensão na grade 4 através do ponto C da placa Amplificadora de Vídeo. Essa tensão deve estar entre 0 e 700 V.

d. P04: ajuste de tensão na grade 2.

Este controle permite que seja alterado o brilho no vídeo, devido à variação da velocidade dos elétrons. Este ajuste deve ser feito de forma a obter-se a tensão de **+350V** no ponto D da placa **Amplificadora de Vídeo;**

e. P05: ajuste do ponto de preto.

Com este ajuste podemos controlar a cor de fundo da tela, deixando-a preta ou em tons de verde (para o caso de Monitor Monocromático). Este ajuste é feito visualmente, procurando obter-se **-80V** no ponto **E** da placa **Amplificadora de Vídeo;**

f. P06: ajuste do M.A.T.

Com este controle pode-se ajustar a tensão M.A.T., procurando medir-se a tensão de **23V** no capacitor **C23.**

g. P07: ajuste do oscilador livre do CI TDA1170S.

Com este contole pode-se ajustar o sincronismo vertical.

h. P08: ajuste de altura.

Com este controle pode-se ajustar a altura, variando simultaneamente a parte superior e inferior da tela.

i. P09: idem a P02.

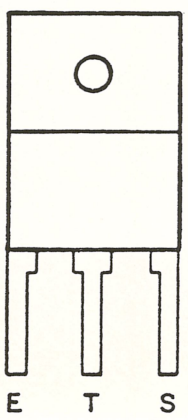
j. Regulador 7812: Verificação da tensão de **12V.**

Esta verificação permite saber se há tensão de **12V** presente, uma vez que sua ausência provoca a perda de sincronismo horizontal.

Deve-se medir uma tensão de **23V** no catado de **D1** (entrada do 7812) e uma tensão de **12V** na entrada do regulador 7805 (saída do 7812).

k. Regulador 7805: Verificação da tensão de **+5V.**

Pode-se medir as tensões de entrada e saída diretamente.



E = Entrada
T = Terra
S = Saída

l. Transistor TIP42C: Verificação da tensão V ALTA.

Pode-se medir sua entrada no resistor **R25**, onde deve-se obter a tensão de **12V**. Sua saída pode ser medida no capacitor **C23**, onde deve-se medir uma tensão de **11V** aproximadamente.

8.3.2. PONTOS PARA TESTE NA PLACA AMPLIFICADORA DE VÍDEO:

a. Ponto A: +80V;

b. Ponto B: sinal de vídeo (B);

c. Ponto C: 0 a 700V (grade 4);

d. Ponto D: +350V (grade 2);

e. Ponto E: -80V (grade 1);

f. Ponto F: GND;

g. Ponto G: sinal de vídeo (G);

h. Ponto H: +12V;

i. Ponto I: +BLK;

j. Ponto J: extremo do potenciômetro de brilho;

k. Ponto K: cursor do potenciômetro de brilho;

l. Ponto L: extremo do potenciômetro de brilho;

m. Ponto M: +5V;

n. Ponto R: sinal de vídeo (R).